

Elektronische Baugruppen und Leiterplatten EBL 2010

Zuverlässigkeit und Systemintegration

Vorträge der 5. DVS/GMM-Tagung
in Fellbach am 24. und 25. Februar 2010

Gemeinschaftsveranstaltung von
DVS – Deutscher Verband für Schweißen und
verwandte Verfahren e. V. und
GMM – VDE/VDI-Gesellschaft Mikroelektronik,
Mikro- und Feinwerktechnik

Inhaltsverzeichnis

Vorwort

Zuverlässiges Systemdesign

S. Egerer, Ingolstadt, und M. Eisenbarth, Frankfurt/Main

Herausforderungen bei der Bleifrei-Einführung im Bereich der Automobilelektronik unter Berücksichtigung von 0,4-mm-Finepitch-Bauelementen 1

T. Lauer, Ulm

Porenarme Lötverbindungen zur Zuverlässigkeitssteigerung und optimierten Entwärmung von Flachbaugruppen 6

R. Dudek, J. Hammacher, B. Michel, Chemnitz, und B. Schuch, Nürnberg

Beeinflussung der Zyklusfestigkeit von QFN-Bauelementen durch sekundäre Verwölbungseffekte 10

R. Erxleben, U. Maaß, I. Ndip, S. Guttowski und H. Reichl, Berlin

Eine vergleichende Studie planarer Leitungen in verschiedenen Substrattechnologien für High-Speed-Übertragungssysteme 17

J. Wilde, Freiburg

Simulation von Prozessen und Produkteigenschaften von mechatronischen Baugruppen 23

H. Katzier und R. Ganss, München

Elektrisches Design von Leiterplatten – wie wichtig sind die Impedanzen? 29

Prozess- und Produktprüfung I

R. Schacht, Senftenberg und Berlin, M. Abo Ras, D. May, B. Wunderle und B. Michel, Berlin

Zerstörungsfreie Beobachtung von Rissen in Leiterplattendurchkontaktierungen – Quantisierung der Risslänge mittels Impulsthermographie und FEM-Simulation 33

S. Gerhold, S. Neumann, R. Bork, Ş. Kardeşin, Berlin, M. Geiger, Höpfingen-Waldstetten, D. Bagung, Regensburg, H. Trageser, Nürnberg, I. Atak, Frankfurt/M., O. Decreşin, Lippstadt, und R. Münch, Schwieberdingen

Widerstandsmessung an einzelnen Durchkontaktierungen im Temperaturwechseltest und deren Korrelation zum Schliffbild 38

H. Reischer, Nussdorf/A, und B. Birch, Ottawa/CDN

Hochtemperatur-Testverfahren zur Bewertung der Auswirkungen des Bleifrei-Lötprozesses auf die Leiterplatten-Zuverlässigkeit 45

A. Mazloun Nejadari, O. Wittler, B. Michel und H. Reichl, Berlin

Eine neue Methode zur Charakterisierung und Detektion der Degradation von Die-Attach-Materialien durch In-Situ-Zustandsüberwachung der thermischen Eigenschaften 49

J. Sedlmair und S. Seidl, Braunau am Inn/A	
Automatisch bessere Pulltests – kostengünstigere Pull- und Schertests mit besserer Qualität durch automatisierten Bondtester	56
M. Rösch und J. Franke, Nürnberg	
Beurteilung der Prozessfähigkeit des Schablonendrucks auf Basis geeigneter Qualitätsfähigkeitsindizes	58
 Baugruppenfertigung und Verbindungstechnik I	
P. Corviseri, Balve	
Lotbadmanagement – Grenzwerte und Auswirkungen auf die Löteigenschaften sowie Anforderungen an moderne Flussmittel beim Selektiv-, Wellen- und Reflowlöten	64
A. Fix, Schwieberdingen, und P. Zerrer, Erfurt	
Nanoflux – Flussmittel mit nanochemisch aktiven Metallverbindungen zur Stabilisierung von Weichloten durch Dispersion	66
H. Wohlrabe, Dresden, J. Trodler und A. Goedecke, Hanau	
Analysen für eine Null-Fehler-Qualität von Lotpastendruckprozessen	71
R. Schmidt, S. Rauschenbach, M. Hutter, Berlin, und P. Teichmann, Dresden	
Fe-basierte lötbare Oberflächen mit reduziertem Phasenwachstum für erhöhte Betriebstemperaturen	77
F. Ebling, J. Kostelnik, Rot am See, und R. Schönholz, Schopfheim	
Verfahren zur Einbettung aktiver Komponenten in Leiterplatten – Stand der Technik, Zuverlässigkeit und Entwicklungstendenzen	82
H. Schröder, N. Arndt-Staufenbiel, M. Franke, A. Beier, Berlin, J. Kostelnik, F. Ebling, Rot am See, R. Mödinger, Adelberg, S. Intemann, Ulm, E. Griese und T. Kühler, Siegen	
FutureBoard – 240 Gbit/s parallel optische Datenübertragung in Leiterplatten auf Basis von Dünnglaslaminaten mit integrierten optischen Wellenleitern	86
 Entwicklungsgrenzen für zuverlässige Systeme	
U. Pape und A. Steller, Wolfsburg	
Zuverlässigkeit im Automobil durch besseres Verständnis der Ausfallmechanismen	93
A. Neumann, Schramberg	
iBoard-Technologie – Aufbaukonzepte für das Chip-Embedding in Leiterplatten, Ergebnisse aus dem Projekt VISA	100
J. Kostelnik, F. Ebling, Rot am See, K.-F. Becker, R. Kahle, Berlin, A. Kugler, Waiblingen, J.-P. Sommer, E. Noack, Chemnitz, M. D. Richter und M. Schneider, Bremen	
KRAFAS – Projektergebnisse der innovativen Einbetttechnologien CID und CHIP+ für den Einsatz in automobilen Radarsensoren	105

M. Suppa, H. Leiner und J. Tekath, Kempen Schutzlacke, Lötstopplacke und Vergussmassen – optische Anforderungen und Leistungsfähigkeit bei LED-Anwendungen	111
S. Amesöder, Gunzenhausen, M. Vetter, C. Heinle und D. Drummer, Erlangen Symbiose von Leiterplatte und Kunststoffgehäuse in elektronischen Baugruppen durch An- und Umspritzen	120
Prozess- und Produktprüfung II	
J. Villain, Chr. Weippert, U. Corradi, Augsburg, H.-J. Albrecht, Berlin, und R. Ratchev, Schwieberdingen Schadensmodell für SAC-Lötlegierungen auf der Basis von EBSD-Untersuchungen thermomechanisch belasteter Lötverbindungen	124
J. Trodler, A. Goedecke, C. Hofmann, P. Rombach, R. Hirsch, L. C. Cheung, R. Meisenzahn, S. Widuch, Hanau, P. Lange, E. Schall, Lippstadt, und H. Wohlrabe, Dresden Zuverlässigkeitsuntersuchung auf Basis von Baugruppen für die Automobilindustrie	129
M. Oppermann, T. Zerna und K.-J. Wolter, Dresden Röntgen-Computertomografie an miniaturisierten Kontaktstellen für die Nano-AVT	136
W. Strunz, Kronach, und H. Schweigart, Ingolstadt Impedanzspektroskopie als Werkzeug zur Qualitätssicherung von bestückten und unbestückten Leiterplatten	142
H. Bell, Blaubeuren, N. Holle, Stuttgart, M. Hutter, Berlin, B. Lange, Freising, T. Lauer, Ulm, U. Niklas, Zandt, M. Nowotnick, Rostock, M. Poech, Itzehoe, K.-H. Schaller, Amberg, J. Trodler, Hanau, und H. Wohlrabe, Dresden Grundlegende Mechanismen der Porenbildung – ein kurzer Ergebnisbericht des AK „Poren“	148
Baugruppenfertigung und Verbindungstechnik II	
W. Kruppa, Wuppertal Metallurgische Aspekte beim bleifreien Löten – Die Ablegierreaktion und deren Auswirkung auf Lotbad und Lötstelle	151
U. Grimmer-Herklotz, Oberhausen, M. Yamashita, N. Hidaka, Hino/J, und I. Shohji, Kiryu/J Die Auswirkungen von Ag, Ni und Ge auf die löstechnischen und mechanischen Eigenschaften bleifreier Zinn-Basislote	155
M. Nowotnick, Rostock, und J. Trodler, Hanau Prozessierung und Zuverlässigkeit von SAC-Loten mit reduziertem Silbergehalt	161
J. Trodler, F. Breer, C. Hofmann, Hanau, und K. Birkner, Kronach Aufbau und Verbindungstechnik sowie Zuverlässigkeit für Niedertemperaturlote auf Basis SnBi	167

J. Friedrich, Wertheim	
Selektivlöten mit Hochtemperaturlöten	174
T. Ahrens, Lippstadt, J. Friedrich, Wertheim, C. Hannusch, Laichingen, G. Götz, Berg, T. Mückl, Zandt, und S. Wege, Oberpfaffenhofen	
Erste Erfahrungen mit der neuen DVS-Fachausbildung „Weichlöten in der Elektronik“	178

Ressourceneffiziente Fertigung I

T. Fladung, Bremen	
Korrosionsschutz elektronischer Baugruppen durch Schutzlackierungen	182
G. Schulze, Maastricht/NL, und A. Rost, Ingolstadt	
Ressourceneffiziente Lackierung von Baugruppen	188
H. Bell und R. Dussler, Blaubeuren	
Parallele Prozesse – Bleihaltiges und bleifreies Reflowlöten auf einer Konvektionsanlage ...	193
D. Doser, Ulm	
Erfahrungen zum optimierten Rework-Prozess	197

Substrate und Bauelemente I

C. Lehnberger, Berlin	
Neue Microvias und Mikrostrukturen für Finepitch-BGAs – Sichere Verarbeitung von Micro-HDI-Schaltungen	200
M. Cygon, Düren	
Die Auswahl des richtigen Basismaterials	204
K. Halser, L. Huang, E. Auerswald und R. Schmidt, Berlin	
Einfluss der Materialeigenschaften auf das Ausfallverhalten von Leiterplatten-Durchkontaktierungen	209
V. Klafki, Troisdorf	
Basismaterialwahl unter anspruchsvollen technischen und wirtschaftlichen Rahmenbedingungen	214
M. Schneider-Ramelow, J. Göhre, K.-F. Becker und M. Hutter, Berlin	
Immersion-Ag als Au-drahtbondbares und COB-geeignetes Universal-Finish für die multifunktionale Leiterplatte	216

Ressourceneffiziente Fertigung II

A. Reinhardt, M. Pfeffer, Nürnberg, und J. Franke, Erlangen	
Modulares Anlagenkonzept zur Montage von Bauelementen auf Foliensubstraten zur kontinuierlichen, kostengünstigen Fertigung von elektronischen Baugruppen	223

C. Herrmann, Leinfelden-Echterdingen	
Einführung und Übersicht zur EuP-Richtlinie	227
P. Erhard, Unterschleißheim	
Durchgängige Softwarelösung für ein ganzheitliches Reparatur- und Testdaten- management in der Elektronikfertigung	230
R. Heigl, Zandt	
Identifikation und Traceability in der Elektro- und Elektronikindustrie	232
 Substrate und Bauelemente II	
N. Krütt, Villingen-Schwenningen	
Symbiose aus Glas und Elektronik – Basis für intelligente Eingabesysteme, Technologie und Strategie eines Systemlieferanten	237
N. Arendt, Ammersbek	
Nanotechnology für innovative Endoberflächen mit dem organischen Metall	240
S. Bennemann, M. Simon, M. Petzold und F. Altmann, Halle/Saale	
Fehlermechanismen an Leiterplattenmetallisierungen für bleifrei gelötete Package- aufbauten	246
A. Roth, M. Ponomarenko, M. Knörr und A. Schletz, Nürnberg	
Zuverlässigkeit von Substraten der Leistungselektronik gegenüber Temperaturzyklen im Vergleich	251
 Autorenverzeichnis	 256