

DVS-Berichte Band 272

# Elektronische Baugruppen und Leiterplatten EBL 2012

Hochentwickelte Baugruppen aus Europa

6. DVS/GMM-Tagung  
vom 14. bis 15. Februar 2012 in Fellbach

Wissenschaftlicher Leiter:  
K.-D. Lang, Berlin

Veranstalter:  
Deutscher Verband für Schweißen und verwandte Verfahren e. V.  
(DVS) und  
VDE/VDI-Gesellschaft Mikroelektronik, Mikrosystem- und  
Feinwerktechnik (GMM)

mit CD-ROM

**DVS Media GmbH**

## Inhaltsverzeichnis

- 1 Keynote 1**  
**Die Embeddingtechnologie und deren Industrialisierung ..... 11**  
H. Stahr, AT & S Austria Technologie & Systemtechnik AG, Leoben, Österreich;  
A. Birkhold, Robert Bosch GmbH, Schwieberdingen
- 2 Keynote 2**  
**Anforderungen an Hochleistungsbaugruppen: Leiterplattentechnologie für Automotive-  
Steuergeräte**  
J. Benzler, Robert Bosch-GmbH, Stuttgart  
*ohne Beitrag*
- 3 Keynote 3**  
**Anforderungen an Hochvolt Elektronik aus der Sicht eines Fahrzeugherstellers**  
A. Willikens, J. Freytag, J. Mahrle, W. Müller, W. Unger, Daimler AG, Sindelfingen  
*ohne Beitrag*
- 4 Keynote 4**  
**Aktuelle wirtschaftliche Lage und Rohstoffsituation in der Elektroindustrie**  
A. Gontermann, ZVEI e.V., Frankfurt am Main  
*ohne Beitrag*

## Zuverlässiges Systemdesign

- 5 Strombelastbarkeit von Layouts – Design, Simulation und Messung ..... 21**  
J. Adam, ADAM Research, Leimen; M. Mitchell, Robert Bosch GmbH, Schwieberdingen
- 6 Gestaltungsmöglichkeiten von starrflexiblen Leiterplatten ..... 25**  
M. Wille, Schoeller-Electronics GmbH, Wetter
- 7 Sensitivitätsanalyse der Zuverlässigkeitssimulation von Lötverbindungen bezüglich ihrer  
Eingangsparameter mittels eines Finite Elemente Modells ..... 31**  
R. Greszczynski<sup>1,2</sup>, D. Meyer<sup>1</sup>, M. Nowotnick<sup>2</sup>, R. Lebrun<sup>1</sup>  
<sup>1</sup>Robert Bosch GmbH, Schwieberdingen; <sup>2</sup>Universität Rostock
- 8 Vergleich von Montagetechniken für Hochtemperatursensoren ..... 37**  
R. Zeiser, P. Wagner, J. Wilde, Albert-Ludwigs-Universität Freiburg – IMTEK
- 9 Zuverlässiges Systemdesign eines hochkomplexen Boards zur seriellen Hochgeschwindig-  
keitsdatenverarbeitung**  
S.-H. Voß, J. Krüger, M. Bärwolff, P. Gregorius, Fraunhofer-Institut für Nachrichtentechnik  
Heinrich Hertz-Institut, Berlin  
*Beitrag wurde nicht geliefert*
- 10 Zuverlässige Elektronik unter extremen Einsatzbedingungen ..... 43**  
S. Rathgeber, E. Peter, A. Otto, Robert Bosch GmbH, Schwieberdingen; J. Wilde, Albert-Ludwigs-  
Universität Freiburg – IMTEK

## Leiterplattentechnologien

- 11 FPC – neue Anwendungsbereiche und Modultechnologie ..... 49**  
 F. Höcklin, H. Braun, H. Schenk, Mektec Europe GmbH, Weinheim
- 12 Aluminium in der Leiterplatte – Fremdkörper oder Nutzbringer? ..... 53**  
 C. Lehnberger, ANDUS ELECTRONIC GmbH, Berlin
- 13 Von ganzheitlichen Wärmelösungen bis hin zu integrierten Steuer- und Regelsystemen –  
 IMS Technologie von morgen ..... 57**  
 N. Krütt, FELA Leiterplattentechnik GmbH, Villingen-Schwenningen
- 14 Starrflexible Leiterplatten heute ..... 61**  
 C. Kalkmann, ILFA GmbH, Hannover
- 15 Leiterplatten als Trägersubstrate für das Millimeterband ..... 65**  
 J. Schauer, R. Fiehler, KSG Leiterplatten GmbH, Gornsdorf
- 16 Vorteile der Laserdirekt-Belichtung bei der Herstellung von impedanzkontrollierten  
 Leiterplatten ..... 69**  
 N. Wittenberg, F. Hattenbauer, ggp-Schaltungen GmbH, Osterode

## Entwicklungstendenzen der Systemintegration

- 17 Ultradünne Chips in flexibler Elektronik ..... 73**  
 S. Endler, E. A. Angelopoulos, S. Ferwana, C. Harendt, M.-U. Hassan, J. N. Burghartz, Institut  
 für Mikroelektronik Stuttgart
- 18 Flexible Schaltungsträger mit eingebetteten, flexiblen ICs ..... 79**  
 J. Wolf<sup>1)</sup>, C. Harendt<sup>2)</sup>, J. Kostelnik<sup>1)</sup>, A. Kugler<sup>3)</sup>, H. Rempp<sup>2)</sup>  
<sup>1)</sup>Würth Elektronik GmbH & Co. KG, Rot am See; <sup>2)</sup>Institut für Mikroelektronik Stuttgart;  
<sup>3)</sup>Robert Bosch GmbH, Waiblingen
- 19 Einbettung von Ultraschallwandler- und Elektroniksystemen in CFK-Strukturen für  
 die sensorische Strukturüberwachung ..... 85**  
 B. Boehme<sup>1)</sup>, M. Roellig<sup>2,1)</sup>, G. Lautenschlaeger<sup>1,2)</sup>, M. Franke<sup>3)</sup>, J. Schulz<sup>3)</sup>, K.-J. Wolter<sup>1)</sup>  
<sup>1)</sup>Technische Universität Dresden; <sup>2)</sup>Fraunhofer-Institut für zerstörungsfreie Prüfung IZFP-D, Dresden;  
<sup>3)</sup>Cotesa GmbH, Mittweida
- 20 Elektro-optische Leiterplatte ..... 91**  
 F. Betschon, M. Halter, S. Beyer, T. Lamprecht, vario-optics ag, Heiden, Schweiz
- 21 Fertigungstechnik für dünnglasbasierte, hybride elektro-optische Leiterplatten:  
 elektrische Durchkontaktierung, optische Wellenleiter, Freistellungen und Mehrlagen-  
 verpressung ..... 95**  
 H. Schröder, N. Arndt-Staufenbiehl, L. Brusberg, Fraunhofer-Institut für Zuverlässigkeit und  
 Mikrointegration IZM, Berlin; K. Richlowski, C. Ranzinger, Contag GmbH, Berlin
- 22 Flexible Mikroverdrahtungsstrukturen für implantierbare Elektroden ..... 105**  
 R. Schmidt<sup>1)</sup>, M. Zwanzig<sup>2)</sup>, D. Marcos<sup>3)</sup>, A. Wirth<sup>1)</sup>, M. Seckel<sup>2)</sup>, T. Löher<sup>2)</sup>  
<sup>1)</sup>Fraunhofer-Institut für Zuverlässigkeit und Mikrointegration IZM, Berlin; <sup>2)</sup>Technische Universität  
 Berlin; <sup>3)</sup>Universidad pública de Navarra, Spanien

## Substrate und Bauelemente

- 23 Basismaterialien für Leiterplatten – Entwicklungen bei Harzen, Glasgeweben und Kupferfolien ..... 111**  
S. Ehrler, Multilayer Technology GmbH & Co. KG, Böblingen
- 24 Hochfrequenz-Packaging-Substrate auf Basis von LCP ..... 119**  
M. Hauer, D. Schulze, Dyconex AG, Bassersdorf, Schweiz
- 25 Klimarobuste Leiterplatten für Elektroantriebe ..... 123**  
H. Trageser, Continental AG, Nürnberg
- 26 Herausforderungen in der Produktion bei Flachbaugruppen mit thermischen Anbindungen für die Automobilelektronik ..... 127**  
S. Egerer, ContiTemic microelectronic GmbH, Ingolstadt; M. Eisenbarth, Continental Teves AG & Co. oHG, Frankfurt/Main

## Hochtemperatur/Leistungselektronikbaugruppen

- 27 Selektive Verbindungstechnik für die Leistungselektronik ..... 133**  
M. Fehrenbach, Eutech GmbH, Dußlingen
- 28 Entwicklung und Erprobung kaltgasgespritzter Schaltungsträger für Leistungselektronik- anwendungen ..... 139**  
E. Rastjagaev, J. Wilde, Albert-Ludwigs-Universität Freiburg – IMTEK;  
B. Wielage, T. Grund, S. Kümmel, Technische Universität Chemnitz
- 29 Alterungsverhalten bleifreier Zinnbasislote im Temperaturbereich bis 200 °C ..... 145**  
T. Herberholz, A. Fix, Robert Bosch GmbH, Schwieberdingen; M. Nowotnick, Universität Rostock
- 30 Prozessoptimierung beim Selektivlöten für Anwendungen in der Leistungselektronik ..... 153**  
S. Wege, Fraunhofer-Institut für Zuverlässigkeit und Mikrointegration IZM, Oberpfaffenhofen;  
H. Schimanski, Fraunhofer-Institut für Siliziumtechnologie ISIT, Itzehoe
- 31 Temperatur- und Lötbeständigkeit von Lötstopplacken – wo sind die Grenzen der Belastbarkeit? ..... 159**  
M. Suppa, D. Schucht, Lackwerke Peters GmbH & Co. KG, Kempen
- 32 Qualitätsverbesserung von Baugruppen durch Integration von aktiven und passiven Bauelementen in Leiterplatten – Aktueller Stand der Technologie 2012 ..... 165**  
T. Hofmann, Hofmann Leiterplatten GmbH, Regensburg
- 33 Schaltungskonzepte und Prozesstechnik – Ergebnisse aus dem Förderprojekt VISA: Integration von Halbleiterbauelementen ..... 171**  
T. Hofmann, S. Gottschling, B. Schuch, Continental AG, Nürnberg; A. Neumann, Schweizer Electronic AG, Schramberg; P. Sommer, Chemnitzer Werkstoffmechanik GmbH

## Baugruppenfertigung und Verbindungstechnik

- 34 Sichere manuelle Lötprozesse an bleifreien elektronischen Baugruppen ..... 175**  
H. Schimanski, Fraunhofer-Institut für Siliziumtechnologie ISIT, Itzehoe

<b>35</b>	<b>Erkenntnisse, Handlungsempfehlungen und Verfahrenslimitierungen zur Nacharbeit und Reparatur elektronischer Baugruppen .....</b>	<b>181</b>
	T. Lauer, Cassidian Electronics EADS Deutschland GmbH, Ulm	
<b>36</b>	<b>Porenbildung auf der Endoberfläche: Einflussfaktoren und Modell .....</b>	<b>187</b>
	T. D. Ewald <sup>1,2)</sup> , N. Holle <sup>1)</sup> , K.-J. Wolter <sup>2)</sup>	
	<sup>1)</sup> Robert Bosch GmbH, Stuttgart; <sup>2)</sup> Technische Universität Dresden	
<b>37</b>	<b>Effekte von Beimengungen und Verunreinigungen in bleifreien Loten und Auswirkungen auf Lötprozesse .....</b>	<b>193</b>
	W. Kruppa, Stannol GmbH, Wuppertal	
<b>38</b>	<b>Zuverlässigkeit von mittels Niedertemperatur-Verbindungstechnik (NTV) gesinterten Silberschichten .....</b>	<b>197</b>
	C. Früh, M. Günther, Robert Bosch GmbH, Schwieberdingen; M. Nowotnick, Universität Rostock	
<b>39</b>	<b>Mikrowellenhärtung von Beschichtungen und Vergussmassen für elektronische Baugruppen .....</b>	<b>203</b>
	M. Nowotnick, F. Bremerkamp, T. D. Bui, Universität Rostock	
<b>40</b>	<b>3-D-Schablonentechnologie – Schablonendruck auf Substraten mit mehreren aktiven Ebenen .....</b>	<b>209</b>
	H. Grumm, Christian Koenen GmbH, Ottobrunn	
<b>41</b>	<b>Lotpastendruckverständnis für den Pin-in-Paste-Prozess</b>	
	D. Meyer <sup>1)</sup> , M. Wagner <sup>1)</sup> , M. Beintner <sup>1)</sup> , K. Meier <sup>2)</sup> , A. Wonisch <sup>3)</sup> , T. Kraft <sup>3)</sup>	
	<sup>1)</sup> Robert Bosch GmbH, Schwieberdingen; <sup>2)</sup> Technische Universität Dresden; <sup>3)</sup> Fraunhofer-Institut für Werkstoffmechanik IWM, Freiburg	
	<i>Beitrag wurde nicht geliefert</i>	
<b>42</b>	<b>Einsatz eines Diagnosesystems zur Optimierung der Druckparameter im Pastendruckprozess .....</b>	<b>215</b>
	F. W. Nolting, diplan GmbH, Erlangen; M. Rösch, J. Franke, Friedrich-Alexander-Universität Erlangen-Nürnberg	
<b>43</b>	<b>Zuverlässigkeit hochminiaturisierter Flip-Chip-Baugruppen mit Leiterplatten in Subtraktivtechnologie .....</b>	<b>219</b>
	R. Dohle, T. Friedrich, J. Goßler, Micro Systems Engineering GmbH, Berg; G. Georgiev, KSG Leiterplatten GmbH, Gornsdorf	
<b>44</b>	<b>Alternative Drahtwerkstoffe für den Einsatz im Wedge/Wedge-Bond-Prozess .....</b>	<b>227</b>
	U. Geißler, Technische Universität Berlin; E. Milke, P. Prenosil, Heraeus Materials Technology GmbH & Co KG, Hanau; M. Schneider-Ramelow, Fraunhofer-Institut für Zuverlässigkeit und Mikrointegration IZM, Berlin; K.-D. Lang, Technische Universität Berlin	

## Analyseverfahren, Prozess- und Produktprüfung

<b>45</b>	<b>ICT vs. FKT, oder muss ich überhaupt testen? .....</b>	<b>233</b>
	H. Baka, M. Bader, Digitaltest GmbH, Stutensee-Blankenloch	

<b>46 Experimentelle und numerische Untersuchungen zur Lebensdauerabschätzung von Durchkontaktierungen in Leiterplatten .....</b>	<b>237</b>
R. Schacht <sup>2)</sup> , T. Nowak <sup>1)</sup> , H. Walter <sup>1,3)</sup> , B. Wunderle <sup>3,4)</sup> , M. Abo Ras <sup>5,6)</sup> , D. May <sup>7)</sup> , O. Wittler <sup>1)</sup> , K.-D. Lang <sup>1,7)</sup>	
<sup>1)</sup> Fraunhofer-Institut für Zuverlässigkeit und Mikrointegration IZM, Berlin; <sup>2)</sup> Hochschule Lausitz, Senftenberg; <sup>3)</sup> Fraunhofer-Institut für Elektrische Nanosysteme ENAS, Chemnitz; <sup>4)</sup> Technische Universität Chemnitz; <sup>5)</sup> Berliner Nanotest GmbH, Berlin; <sup>6)</sup> Micro Materials Center Berlin e.V.; <sup>7)</sup> Technische Universität Berlin	
<b>47 Eine effiziente Methodik zur Vorhersage der Lebensdauer von bleifrei gelöteten BGA-Lötstellen .....</b>	<b>243</b>
E. Zukowski, D. Pustan, J. Wilde, Albert-Ludwigs-Universität Freiburg – IMTEK	
<b>48 Lebensdauervorhersage für Lötstellen mit der X-FEM .....</b>	<b>249</b>
A. Menk, O. Lanier, Robert Bosch GmbH, Gerlingen	
<b>49 3D – Lotpasteninspektion – closed loop Regelung mit Schablonendrucker .....</b>	<b>255</b>
U. Schulze, Zollner Elektronik AG, Zandt	
<b>50 Zuverlässigkeitsbewertung neuer Leiterplattentechnologien auf Basis der Online-Widerstandsmessung im Temperaturwechsellast .....</b>	<b>259</b>
S. Frühauf <sup>1)</sup> , D. Grumbach <sup>2)</sup> , E. Leske <sup>2)</sup> , K. Schmieder <sup>1)</sup> , U. Weber <sup>2)</sup> , K. Weise <sup>1)</sup>	
<sup>1)</sup> KSG Leiterplatten GmbH, Gornsdorf; <sup>2)</sup> LWS Mess- und Labortechnik GmbH, Radeburg	
<b>51 Automatische Optische Inspektion (AOI) in der Elektronikfertigung .....</b>	<b>267</b>
P. Wölflick, Continental AG, Nürnberg	
<b>52 Die Korrosion von Kupfer durch verschiedene Schadgase und Schadgas-Gemische .....</b>	<b>273</b>
G. Vogel, Siemens AG, Amberg	

## Substrate und Bauelemente

<b>53 Benetzungseigenschaften von bleifreien Lotpasten .....</b>	<b>279</b>
J. Trodler, Heraeus Materials Technology GmbH & Co KG, Hanau; J. Albrecht, K. Wilke, R. Knoke, Siemens AG, Berlin	
<b>54 Das Phänomen der effektiv negativen thermischen Dehnungskoeffizienten an DCB-Substraten für Leistungsanwendungen .....</b>	<b>283</b>
R. Dudek, Fraunhofer-Institut für Elektronische Nanosysteme ENAS, Chemnitz; J. Hammacher, Chemnitzer Werkstoffmechanik GmbH, Chemnitz; R. Kohl, B. Schuch, Continental AG, Nürnberg	
<b>55 Zuverlässigkeitssteigernde Maßnahmen für die Chip-On-Board Technologien durch die Vermeidung von Chipbrüchen .....</b>	<b>291</b>
M. Steiert, J. Wilde, Albert-Ludwigs-Universität-Freiburg – IMTEK	